



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-356273

(P2001-356273A)

(43) 公開日 平成13年12月26日 (2001. 12. 26)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームコード* (参考)
G 0 2 B	21/00	G 0 2 B	2 H 0 4 5
	26/10	26/10	A 2 H 0 5 2
			C

審査請求 未請求 請求項の数 1 O L (全 21 頁)

(21) 出願番号 特願2000-180288 (P2000-180288)

(22) 出願日 平成12年6月15日 (2000. 6. 15)

(71) 出願人 000000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(72) 発明者 大川 敦

東京都渋谷区幡ヶ谷2丁目43番2号 オリ

ンパス光学工業株式会社内

(74) 代理人 100076233

弁理士 伊藤 進

Fターム (参考) 2H045 AB13 AB38 AB54 AB73 DA31

2H052 AA07 AA08 AC15 AC10 AC20

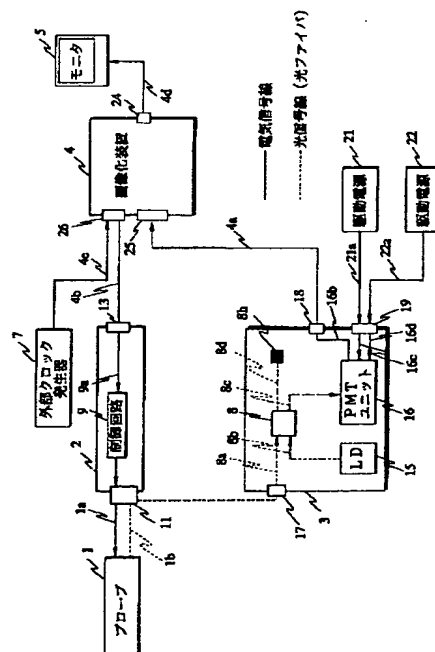
AC34 AF21 AF25

(54) 【発明の名称】 共焦点光走査プローブ装置

(57) 【要約】

【課題】 非線形駆動波形に対し非等間隔パルスで画像をサンプリングすることで、画像歪みのない画像を得る。

【解決手段】 共焦点光走査プローブ装置は、スキャナを有するプローブ1と、スキャナを駆動する制御装置2と、光学ユニット3と、画像化装置4と、モニタ5とからなる。画像化装置4はモニタ5に表示される画像を線形補正する線形補正手段を有し、この線形補正手段は線形補正駆動信号を発生する非線形駆動信号発生手段と、非等間隔パルスを発生する非等間隔パルス発生手段と、この非等間隔パルスをサンプリングクロックとしてA/D変換するA/D変換器とを具備して構成されている。これにより、画像歪みのない画像を得ることができる。



## 【特許請求の範囲】

【請求項1】 非線形駆動信号で駆動するスキャナを有するブローブと、  
前記スキャナを駆動する制御装置と、  
被検部に光を照射する光源と、  
前記光源からの光をブローブ先端に導くための光ファイバと、  
前記光ファイバからの光を被検部に合焦させ、前記被検部からの光を前記光ファイバ端面に集光させる合焦手段と、  
前記被検部からの戻り光の少なくとも一部を前記光源からの光の光路から分離する分離手段と、  
前記分離された光を検出する検出器と、  
前記検出器からの信号を画像化する表示手段に画像を表示する画像化装置とを有する共焦点光走査ブローブ装置において、  
前記画像化装置は前記表示手段に表示される画像を線形補正する線形補正手段を有し、前記線形補正手段は前記非線形駆動信号を発生する非線形駆動信号発生手段と、非等間隔パルスを発生する非等間隔パルス発生手段と、前記非等間隔パルスをサンプリングクロックとしてA/D変換するA/D変換器を具備していることを特徴とする共焦点光走査ブローブ装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、被検部からの戻り光の少なくとも一部を光源からの光の光路から分離する分離手段を制御装置内に配置し、当該分離手段や当該分離手段に接続される光ファイバを保護できるようにした共焦点光走査ブローブ装置に関するものである。

## 【0002】

【従来の技術】従来、この種の共焦点顕微鏡は、例えば、スキャナを有するブローブと、前記スキャナを駆動する制御装置と、被検部に光を照射する光源と、前記光源からの光をブローブ先端に導くための光ファイバと、前記光ファイバからの光を被検部に合焦させ、当該被検部からの光を前記光ファイバ端面に集光させる合焦手段と、前記被検部からの戻り光の少なくとも一部を光源からの光の光路から分離する分離手段と、前記分離された光を検出する検出器と、前記検出器からの信号を画像化する画像化装置と、画像を表示するモニタとを有するものが知られている（特開平9-230248号公報）。

【0003】この従来の共焦点顕微鏡は、マイクロ機械加工された小型の装置として提供されている。

## 【0004】

【発明が解決しようとする課題】しかしながら、上述した従来の共焦点顕微鏡によれば、図25(a)に示すように、共振駆動によるラスタスキャンを行う際に、等間隔パルスによってサンプリングしているため（図25

(b)）、図25(c)に示すように表示画像の端部へ

行くほど細かく、中央部へ行くほど粗くなり、画像が歪んでしまうことがあった。

【0005】本発明は、上述した点に鑑みてなされたもので、非線形駆動波形に対し非等間隔パルスで画像をサンプリングすることで、画像歪みのない画像を得ることのできる共焦点光走査ブローブ装置を提供することを目的としている。

## 【0006】

【課題を解決するための手段】本発明の共焦点光走査ブローブ装置は、非線形駆動信号で駆動するスキャナを有するブローブと、前記スキャナを駆動する制御装置と、被検部に光を照射する光源と、前記光源からの光をブローブ先端に導くための光ファイバと、前記光ファイバからの光を被検部に合焦させ前記被検部からの光を前記光ファイバ端面に集光させる合焦手段と、前記被検部からの戻り光の少なくとも一部を前記光源からの光の光路から分離する分離手段と、前記分離された光を検出する検出器と、前記検出器からの信号を画像化する表示手段に画像を表示する画像化装置とを有する共焦点光走査ブローブ装置において、前記画像化装置は前記表示手段に表示される画像を線形補正する線形補正手段を有し、前記線形補正手段は前記非線形駆動信号を発生する非線形駆動信号発生手段と、非等間隔パルスを発生する非等間隔パルス発生手段と、前記非等間隔パルスをサンプリングクロックとしてA/D変換するA/D変換器を具備して構成される。

## 【0007】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態について説明する。

【0008】〔第1の実施の形態〕図1ないし図21は本発明の第1の実施の形態に係わり、図1は共焦点光走査ブローブ装置の概略構成を示すブロック図、図2は図1の共焦点光走査ブローブ装置の構成を示すブロック図、図3は図2の光学ユニットの構成を示すブロック図、図4は図3の画像化装置の構成を示すブロック図、図5は図4の画像化装置による画像歪み補正の方法説明する説明図、図6は図4の画像化装置によるライン補間処理の流れを示す第1のフローチャート、図7は図4の画像化装置によるライン補間処理の流れを示す第2のフローチャート、図8は図4の画像化装置による自動輝度値調整AGC)処理の流れを示す第1のフローチャート、図9は図4の画像化装置による自動輝度値調整AGC)処理の流れを示す第2のフローチャート、図10は図4の画像化装置による自動輝度値調整AGC)処理の流れを示す第3のフローチャート、図11は図4の画像化装置による自動輝度値調整AGC)処理の流れを示す第4のフローチャート、図12は図2の制御装置内の制御回路の構成を示すブロック図、図13は図12の制御回路の作用を説明する第1のタイミングチャート、図14は図12の制御回路の作用を説明する第2のタイミン

グチャート、図15は図12の制御回路の作用を説明する第3のタイミングチャート、図16は図12の制御回路の作用を説明する第1のフローチャート、図17は図12の制御回路の作用を説明する第2のフローチャート、図18は図1のプローブの先端部を示す断面図、図19は図1のプローブのスキナの構造を示す断面図、図20は図19のスキナの構造を示す平面図、図21は図19のスキナの詳細構造を示す平面図である。

【0009】図1において、この共焦点光走査プローブ装置は、スキナを有するプローブ1と、前記スキナを駆動する制御装置2と、前記プローブ1に光を供給し、前記プローブ1からの光学像を検出して映像信号にする光学ユニット3と、前記光学ユニット3からの信号を画像化する画像化装置4と、前記画像化装置4からの映像を表示するモニタ5と、スキナを駆動する駆動波形の基準となるクロックを発生させる外部クロック発生器7とを備え、次のような接続関係になっている。

【0010】プローブ1は、信号線1aを介して制御装置2に電氣的に接続され、光ファイバ1bを介して光学的に光学ユニット3に接続されている。制御装置2は、信号線4bを介して画像化装置4に電氣的に接続されている。

【0011】画像化装置4には、光学ユニット3が信号線4aを介して電氣的に接続されている。画像化装置4には、モニタ5が信号線4dを介して電氣的に接続されている。また、画像化装置4には、外部クロック発生器7が信号線4eを介して電氣的に接続されている。

【0012】このような構成の共焦点光走査プローブ装置の詳細について図2を参照して説明する。

【0013】プローブ1は、信号線1aを介して制御装置2のコネクタ11に電氣的かつ着脱可能に接続され、さらに光ファイバ1bにより制御装置2のコネクタ11を介して光学ユニット3のコネクタ17光学的かつ着脱可能に接続されている。

【0014】光学ユニット3は、光源としてのレーザダイオード（以下、「LD」と称す）15と、フォトマルチプライア（以下、「PMT」と称す）ユニット16と、4端子カブラ8とからなる。また、光学ユニット3には、コネクタ17、コネクタ18およびコネクタ19が配置されている。

【0015】この光学ユニット3において、4端子カブラ8は、四つの端部8a、8b、8c、8dを有しており、端部8aは光ファイバ1bに光学的に接続され、8bはLD15に光学的に接続されている。また、端部8cは光ファイバ1bの終端8hにより終端され、端部8dはPMTユニット16に光学的に接続されている。端部8a、8dから入った光はそれぞれ分岐されて端部8b、8cに伝えられ、逆にまた、端部8b、8cから入った光はそれぞれ分岐されて、端部8a、8dに伝えられる構成になっている。

【0016】また、PMTユニット16は、信号線16bを介してコネクタ18に電氣的に接続されている。PMTユニット16は、信号線16c、16dを介してコネクタ19に電氣的に接続されている。

【0017】さらに、PMTユニット16のコネクタ19には、駆動電源21、22がケーブル21a、22aをそれぞれ介して電氣的に接続されている。

【0018】制御装置2において、制御回路9は信号線9aを介してコネクタ13に電氣的に接続されている。また、制御回路9は信号線9bを介してコネクタ11に電氣的に接続されている。この制御回路9は、コネクタ13から信号線9aを介して入力されるスキナ駆動信号を取り込み、これを増幅して、信号線9bを介してコネクタ11に出力できるようになっている。

【0019】画像化装置4は、画像化信号を形成する装置であり、コネクタ24、コネクタ25およびコネクタ26を備えている。このコネクタ25のコネクタ25には、モニタ5が信号線4dを介して電氣的に接続されている。また、画像化装置4はコネクタ26、信号線4cおよびコネクタ13を介して制御装置2に電氣的に接続され、相互に信号を伝達可能になっている。さらに、画像化装置4のコネクタ26には、信号線4eを介して、スキナを駆動する駆動波形の基準となるクロックを発生させる外部クロック発生器7が電氣的に接続されている。

【0020】また、画像化装置4のコネクタ24には、信号線4a、コネクタ18、信号線16bを介して光学ユニット3のPMTユニット16が電氣的に接続されている。

【0021】次に、光学ユニット3内のLD9およびPMTユニット16について、図2および図3を参照して説明する。

【0022】光学ユニット3は、LD15と、PMTユニット16とからなることは既に説明した。ここで、PMTユニット16は、コネクタ161と、フォトマルチプライアチューブ（PMT）162と、ヘッドアンプ163とから構成されている。PMT162は、光信号を電気信号に変換する素子であり、変換した電気信号をヘッドアンプ163に入力できるように構成されている。ヘッドアンプ163は、PMT162からの電気信号を増幅してコネクタ18に出力する。

【0023】このような光学ユニット3において、LD15で発生するレーザ光は、図2に示すように、端部8a、ファイバカブラ8、端部8b、コネクタ11、光ファイバ1bを介してプローブ1へ伝送され、プローブ1内のスキナ（後述）にて被検体を光走査できる。

【0024】プローブ1内のスキナにて走査し、被検体から反射する光信号は、光ファイバ1b、コネクタ11、端部8b、ファイバカブラ8、端部8dおよびコネクタ161（図3参照）を介して、フォトマルチプライ

アチューブ(PMT)162に伝送される。PMT162は、この光信号を電気信号に光電変換し、その光電変換された電気信号を信号線162aを介してヘッドアンプ163へ伝送する。ヘッドアンプ163は、入力された信号を増幅する。この増幅された電気信号は、信号線16b、コネクタ18、信号線4a、コネクタ24を介して画像化装置4に与えられる。

【0025】なお、信号線4aは複線になっており、そのうち信号線4a-1で、信号線16c-1を介して上記電気信号を伝送し、一方、信号線4a-2で、信号線16c-2を介してフォトマルチプライアチューブ(PMT)162の感度を制御する制御信号を画像化装置4から伝送する(詳細は後述)。

【0026】画像化装置4の構成について、図4を参照して説明する。

【0027】画像化装置4は、A/Dコンバータ40と、フレームメモリ41と、メインメモリ42と、CPU43と、データバス46と、I/Oポート47と、ハードディスク装置50とから構成されていて、バス線47aと制御線47bを介して接続されている。

【0028】この画像化装置4の動作を説明する。A/Dコンバータ40は、光学ユニット3内のPMTユニット16からの電気信号を、信号線40aを介して入力し、この電気信号をA/D変換してデジタル信号を出力する。

【0029】このデジタル信号はフレームメモリ41にデータとして1ラインごとに次々に格納される。

【0030】フレームメモリ41に格納されたデータは、CPU43によりI/Oポート47を介してメインメモリ42に書き込まれる。すなわち、図4に示すように、CPU43は、制御線47a、I/Oポート47、制御線47bを介してフレームメモリ41に対し、アドレスバス45の経路48aを介してデータのアドレスを指定する。

【0031】そして指定されたアドレスのデータを、I/Oポート47およびデータバス46の経路49a、49bでメインメモリ42に格納するよう制御する。一方、メインメモリ42に格納されたデータの読み出しは、CPU43によりアドレスバス45の経路48aで指定されたデータのアドレスがデータバス46の経路49b、49cでI/Oポート47に転送されるよう、制御線47bを介して制御する。

【0032】そして、I/Oポート47内の図示しないDAコンバータでアナログ信号変換され、信号線47cを介してモニタ5へ送られ画像表示される。

【0033】なお、フレームメモリ41へのデータ格納と、フレームメモリ41からのデータを読み出しとは、並行して実行される。また、CPU43は、上記データの転送以外の、画像化装置4内の制御および演算処理を行う。

【0034】画像化装置4による画像歪み補正の方法について、図5を用いて説明する。

【0035】スキヤナの2次元走査のうち、X方向の走査は、周波数が数kHz程度の正弦波による共振駆動にて行う。一方、Y方向の走査は、周波数が数Hz～数10Hz程度の線形駆動にて行う。

【0036】従来技術の図25で説明したように、X方向は非線形である正弦波(図25(a)参照)で駆動するため、等間隔パルス(図25(b)参照)を基準にA/Dコンバータ40でサンプリングすると、図25

(a)のX軸のように、X方向の中央部付近は粗く、端部へ行くにしたがって細かくサンプリングされることになり、モニタ5で画像化した場合、図25(c)のように、中央部分が広がり、端部へ行くにしたがってつぶれ、歪んだ画像となってしまふ。

【0037】そこで、本実施の形態では、図6に示すように、サンプリングパルスに対して、画像化した際にX方向の各画素が等間隔になるように(図5(a)参照)、図5(b)のように、非等間隔パルスによってサンプリングして、図5(c)のような歪みのない画像とする。

【0038】このために、まず、あらかじめ画像化装置4内のハードディスク装置50に、X方向の波形データと共に非等間隔パルス波形を、時間軸を基準とした同一のファイルとして作成、保存しておく。ただしこのとき、共振駆動するため、図5(a)のように、駆動波形Aに対し、実際のX方向の走査位置Bは90°位相が遅れるので、あらかじめ駆動波形に対して非等間隔パルス波形を90°遅らせて作成、保存しておく。また、本実施の形態の場合、X方向の画像は正弦波の立上り時のみ表示することとする。

【0039】非等間隔パルスのパルス数pは、X方向周波数をfx、外部クロック発生器7のクロック周波数をfclkとすると、 $p = f_{clk} / f_x$ である。また、非等間隔パルスは、任意の時間をt、任意のX方向の走査位置をX、X方向の画素数をXmaxとすると、 $t = (p/2\pi) \times \cos^{-1}(1 - 2X/(X_{max} - 1))$ が成り立つ。この式に、Xを0からXmax-1まで1ずつインクリメントしたときの各時間tの値で非等間隔パルスの間隔を設定し、非等間隔パルス波形を作成する。

【0040】このように、駆動波形Aによってスキヤナを駆動し、なおかつ非等間隔パルスによってサンプリングすることで、画像歪みがなく、なおかつ共振駆動による位相ずれのない画像が得られる。

【0041】画像化装置4によるライン補間の方法を、図4、図6、図7を用いて説明する。

【0042】図4において、A/Dコンバータ40によってA/D変換されたデータは、1ラインごとに次々とフレームメモリ41に蓄積されていく。蓄積されたデータを、CPU43によってすべて読み出すのではなく、

例えば2ラインにつき1ラインの割合で間引いて、読み出す。間引いて読み出されたデータは、I/Oポート47、データバス46を介してメインメモリ42に書き込まれる。書き込まれたデータはCPU43によりメインメモリ42から読み出される。

【0043】このとき、上記で間引かれた回数だけ同じラインを複数回読み出し、I/Oポート47を介して、モニタ5へ画像として出力される。

【0044】以上のラインを間引いて、複数回同じラインを表示する流れを、図6のフローチャートを用いて説明する。まず、ステップS1でX方向の表示画素数 $X_{max}$ 、Y方向の表示ライン数 $Y_{max}$ をあらかじめ画像化装置4内のハードディスク装置50内に記憶しておく。次に、ステップS2で間引かれるライン数の割合、および何倍にコピーされるかの倍数 $k$ を設定する。そして、ステップS3においてスキヤンを開始し、ステップS4でライン補間処理、すなわちラインの間引きおよびコピー処理を含むスキヤニングを実行し、ステップS5でスキヤンを終了しない限り実行し続ける。

【0045】このステップS4におけるライン補間を含むスキヤニングの流れを、図7のフローチャートで示す。まず、ステップS11で表示される画像のライン数を表すインデックス $i$ を $i=0$ に初期化する。つぎに、ステップS12でインデックス $i$ が $Y_{max}$ 未満( $i < Y_{max}$ )かどうか判断する。この判断が真であれば、ステップS13でコピーされるライン数を表すインデックス $j$ を $j=0$ に初期化する。次にステップS14で $i$ ライン目のデータをフレームメモリ41から読み出し、ステップS15でメインメモリ42に書き込むよう、CPU43が制御する。

【0046】次に、ステップS16でインデックス $j$ が $j < k$ かどうか判断する。この判断が真であれば、ステップS17でメインメモリ42に書き込まれた $i$ ライン目のデータを読み出し、これをステップS18で $i+j$ ライン目のデータとして、I/Oポート47を介してモニタ5に表示して、ステップS19でインデックス $j$ をインクリメントし、上記のステップS14に戻り、ステップS16での $j < k$ かどうかの判断し、コピーされるラインをすべて表示し終えるまで繰り返す。

【0047】ステップS16において $j < k$ が偽、すなわち、 $i$ ライン目のデータを $k$ で設定した分だけコピーして表示し終えたら、ステップS20で $i \leftarrow i+k$ により $i$ に $i+k$ を格納して、 $i < Y_{max}$ かどうかの判断に戻り、 $i+k$ ライン目のデータ、およびそのデータをコピーしたデータを表示することを繰り返す。

【0048】ステップS12において $i < Y_{max}$ かどうかの判断が偽、すなわち1フレーム分のデータを表示し終えたら、本サブルーチンを終了し、スキヤンを終了するかどうかの判断をし、終了しない限り、次のフレームの画像を、上記の流れによって上書きすることを繰り返す。

す。このようにして、フレームメモリ41に格納されている全データを表示するのではなく、間引いた後、間引かれた分だけコピーして表示する。

【0049】次に、画像化装置4による自動輝度値調整(以下、AGCと略記)方法を、図4、図8ないし図11を用いて説明する。

【0050】AGCを行うと、画像データ1フレーム分の輝度最大値 $I_{max}$ および輝度最小値 $I_{min}$ をCPU43により算出し、あらかじめ設定された輝度最大値 $I_{0max}$ および輝度最小値 $I_{0min}$ になるよう、PMT162の感度を調整するよう、CPU43が制御する。

【0051】AGCの流れを、図8のフローチャートにて説明する。まずステップS21でハードディスク装置50にあらかじめ所定の輝度最大値 $I_{0max}$ および輝度最小値 $I_{0min}$ 、X方向の画素数 $X_{max}$ 、およびY方向のライン数 $Y_{max}$ を設定しておく。そしてステップS22でスキヤンを開始し、ステップS23でAGC処理を実行し、ステップS24でスキヤンが終了しない限りAGC処理を行う。

【0052】ステップS23でのAGC処理の詳細な流れを図9のフローチャートを用いて説明する。AGCは、画像化装置4に接続可能な図示しないキーボード、あるいは図示しないマウス等の入力装置により、ON/OFF切換可能になっており、ステップS31では初期状態ではOFFになっている。ステップS32でAGCのONを待ち、AGCをONにすると、ステップS33でフレームメモリ41に格納されている1フレーム分のデータは、CPU43により読み出され、I/Oポート47、データバス46を介してメインメモリ42に書き込まれる。

【0053】そして、このデータから、CPU43により、ステップS34で1画素ずつ比較演算により、輝度の最大値 $I_{max}$ を算出する(詳細は後述)。

【0054】次に、ステップS35で $I_{max}$ を、各々あらかじめ設定した輝度の最大値 $I_{0max}$ と比較して、 $I_{max} < I_{0max}$ かどうかの判断が真であれば、ステップS36でPMT162の感度を上げるよう、I/Oポート47、信号線47e、コネクタ25、信号線4a-2、コネクタ18、および信号線16c-2を介して、PMT162を、CPU43が制御する。このとき、PMT162の感度が上がると、ステップS37でPMT162のオフセット(表示する画像の背景の輝度レベル)が上がる、すなわち輝度最小値が上がることになる。

【0055】一方、 $I_{max} < I_{0max}$ が偽であれば、ステップS38で逆にPMT162の感度を下げるよう、CPU43が制御する。PMT162の感度が下がると、ステップS39でPMT162のオフセットが下がる、すなわち輝度最小値が下がることになる。

【0056】ステップS36ないしS39で変化した輝度最小値によりさらに、以下でPMT162のオフセッ

トを変化させる。

【0057】次に、ステップS40で輝度最小値が変化した次の1フレームのデータを、CPU43が、フレームメモリ41から読み出し、メインメモリ42に書き込み、メインメモリ42から読み出す。このデータから、ステップS41でCPU43により、1画素ずつ比較演算により、輝度最小値Iminを算出する（詳細は後述）。

【0058】ステップS42で算出したIminと予め設定したI0minと比較して、 $Imin < I0min$ かどうかの判断が真であれば、ステップS43でPMT162のオフセットを上げる、すなわちIminを上げるよう、I/Oポート47、信号線47e、コネクタ25、信号線4a-2、コネクタ18、および信号線16c-2を介して、PMT162をCPU43が制御し、ステップS44で表示される画像の背景を暗くする。

【0059】一方 $Imin < I0min$ が偽であれば、ステップS45でPMT162のオフセットを下げる、すなわちIminを下げるよう、PMT162をCPU43が制御し、ステップS46で表示される画像の背景を明るくする。

【0060】以上のように、あらかじめ設定したI0max、およびI0minに、ImaxおよびIminを近づけるよう、PMT162の感度およびオフセットをCPU43が制御する。

【0061】上記Imaxの算出方法を、図10のフローチャートにて説明する。まず、ステップS51でX方向の何画素目かを表すインデックスm、Y方向の何ライン目かを表すインデックスn、および算出経過の輝度最大値Imaxをすべて0に初期化する。ステップS52でnがY方向の最大ライン目Ymaxに達したかどうか判断し、達していない場合はステップS53でmがX方向の最大画素目Xmaxに達したかどうか判断し、達していない場合はステップS54で各画素の輝度値を表す配列p[m][n]をImaxと比較し、 $p[m][n] > Imax$ であれば、ステップS55でImaxにp[m][n]の値を格納しImaxを更新し、ステップS56でmをインクリメントしてステップS52に戻る。

【0062】ステップS53でmがX方向の最大画素目Xmaxに達した場合は、ステップS57でnをインクリメントしステップS58でmをリセット（ $m=0$ ）してステップS52に戻る。また、ステップS52でnがY方向の最大ライン目Ymaxに達した場合は、処理を終了する。

【0063】このように、インデックスmおよびnをインクリメントすることを繰り返し、すべての画素について実行し、Imaxを決定する。

【0064】一方、Iminの算出方法は、図11に示すように、図10のフローチャートにおける $p[m][n] > Imax$ かどうかの判断を、 $p[m][n] < Imin$ に置換えて、ま

ずステップS60で初期化してステップS61で各画素の輝度値を表す配列p[m][n]をIminと比較し、 $p[m][n] < Imin$ であれば、ステップS62でIminにp[m][n]の値を格納しIminを更新してIminを決定する。

【0065】制御装置2内の制御回路9について、図12ないし図17を用いて説明する。

【0066】図12に示すように、制御回路9には、画像化装置4からの駆動波形を、信号線4a-1、コネクタ13、および信号線71aを介して増幅素子等から構成される増幅回路71に入力される。増幅回路71では、駆動波形を、プローブ1内のスキナを駆動できるレベルまで増幅し、信号線71b、コネクタ11、および信号線1aのうちの信号線1a-1を介して、プローブ1内のスキナへ出力する。また、プローブ1内のスキナから、スキナの変位に応じた信号が出力され、信号線1aのうちの信号線1a-2、コネクタ11、信号線72aを介して、位置検出回路72に入力される。この位置検出回路72は、スキナがX方向の走査位置の左端（図5（a）のCの位置）を基準とし、最も変位した位置、すなわちX方向の走査位置の右端（図5（a）のDの位置）で最も高い電圧値を出力する。このようにスキナの位置に対応した出力電圧は、正弦波による共振駆動であることから、正弦波となる。

【0067】上述の右端（図5（a）のDの位置）と、モニタ5における表示画像の右端との位相を同期させるため、制御回路9内に、図12に示す位相同期回路73が構成されている。位相同期回路73に入力された位置検出回路72の出力波形は、信号線72bを介してコンパレータ74に入力される。コンパレータ74は、信号線74aを介して入力される、あらかじめ設定された電圧値Vrefと比較し、位置検出回路72の出力波形が電圧値Vvrefより大きければ“H”、小さければ“L”を、信号線74bを介して遅延回路75に出力する。遅延回路75は、所定時間τだけ時間遅延した波形を、信号線75aを介して位相比較器76に出力する。

【0068】位相比較器76、積分器77、電圧制御発振器（以下、VCOと略記）78、および分周器79は閉ループである位相同期ループ（以下、PLLと略記）を形成し、このPLLにより、遅延回路75から出力された波形と、モニタ5に1ラインごと同期させて表示させるための水平同期パルス（以下、Hsyncと略記）とを同期させる。

【0069】位相比較器76は、遅延回路75からの波形と、PLLのフィードバックである信号線79bからのHsyncとを比較し、Hsyncの位相が進んでいたら負のパルスを、遅れていたら正のパルスを、信号線76aを介して積分器77に出力する。

【0070】積分器77は、位相比較器76から出力された正または負のパルスを積分する。すなわち、負のパルスが入力された場合は、出力電圧を下げ、正のパルス

が入力された場合は出力電圧を上げる。この出力電圧は信号線77aを介してVCO78に出力する。VCO78は、入力電圧のレベルに応じた周波数のパルスを出力する。すなわち、積分器77の出力電圧が下がれば周波数を下げ、積分器77の出力電圧が上がれば周波数を上げる。このVCO78で出力されるパルスは、信号線78aを介して分周器79に輸入される。

【0071】分周器79は、VCO78から出力されるパルスを所定の周波数に分周し、反転、適切なduty比に変換し、Hsyncを出力する。このHsyncは信号線79a、コネクタ13を介して画像化装置4へ出力されるとともに、信号線79bを介して位相比較器76へ出力されてフィードバックされることを繰り返す。

【0072】以上の位相の同期の流れを、図13ないし図16のタイミングチャートで説明する。図14は、上述の位相の進みあるいは遅れのない状態である。まず、コンパレータ74において、最大が $V_{max}$ である位置検出回路72の出力波形と、あらかじめ設定した基準電圧 $V_{ref}$ とを比較して(図13(a)参照)、 $V_{ref}$ よりも大きければ“L”を、小さければ“H”を出力する(図13(b)参照)。

【0073】次に、この立下りパルス波形を遅延回路75に輸入し、ここでスキナの位置がモニタ5の表示画像のX方向の右端と一致させるための所定の時間 $\tau$ だけ遅延する(図13(c)参照)。この遅延回路75からの立下りパルス波形は、位相比較器76に輸入され、分周器79からのフィードバック波形(図13(d)参照)と位相比較される。

【0074】図13の場合、位相の進みあるいは遅れがないので、位相比較器76はゼロを出力する(図13(e)参照)。これを積分器77に輸入すると、入力がゼロのときの一定の出力値 $V_{so}$ を出力する(図13(f)参照)。これをVCO78に輸入すると、外部クロック7からの基準クロック(図13(g)参照)を元に常に一定の周波数のパルスを出力する(図13(h)参照)。

【0075】これを分周器79に輸入すると適切な周波数に分周しなおかつ正負反転、適切なduty比に変換して、Hsyncとして出力されるとともに、位相比較器76にフィードバックすることを繰り返す(図13(i)参照)。

【0076】図14では、遅延回路75が出力する立下りパルスに対して、分周器79からのフィードバックであるHsyncの位相が進んでいる場合について説明する。

【0077】位置検出回路72からの出力(図14(a)参照)、コンパレータ74の出力(図14(b)参照)、遅延回路75の出力(図14(c)参照)は、図13と同じである。

【0078】Hsyncの位相が進んでいる場合(図14(d)参照)、位相比較器76は、負のパルスを出力す

る(図14(e)参照)。これに応じて積分器77の出力電圧が下がる(図14(f)参照)。これに応じて基準クロック(図14(g)参照)に対してVCO78が出力するパルスの周波数は下がる(図14(h)参照)。

【0079】なお、図14(h)ではVCO78の出力周波数が下がったことをイメージするためにパルス間隔がきわめて大きくなっているが、実際はごくわずかに周波数が下がる程度である。

【0080】このVCO78の出力周波数に応じて、分周器79が出力するHsyncの立下りパルスは、図14(i)に示すように、遅延回路75の立下りパルス(図14(c)参照)とAの位置で位相が一致する。

【0081】図15では、遅延回路75が出力する立下りパルスに対して、分周器79からのフィードバックであるHsyncの位相が遅れている場合について説明する。

【0082】位置検出回路72からの出力(図15(a)参照)、コンパレータ74の出力(図15(b)参照)、遅延回路75の出力(図15(c)参照)は、図13、14と同じである。

【0083】Hsyncの位相が遅れている場合(図15(d)参照)、位相比較器76は、正のパルスを出力する(図15(e)参照)。これに応じて積分器77の出力電圧が上がる(図15(f)参照)。これに応じて基準クロック(図15(g)参照)に対してVCO78が出力するパルスの周波数は上がる(図15(h)参照)。

【0084】なお、図15(h)ではVCO78の出力周波数が上がったことをイメージするためにパルス間隔がきわめて狭くなっているが、実際はごくわずかに周波数が上がる程度である。このVCO78の出力周波数に応じて、分周器79が出力するHsyncの立下りパルスは、図15(i)に示すように、遅延回路75の立下りパルス(図15(c)参照)とBの位置で位相が一致する。

【0085】以上、図13ないし図15の流れを、図16及び図17のフローチャートに示す。図16に示すように、ステップS71でスキャン開始後、ステップS72で位相同期処理を実行し、ステップS73でスキャンを終了しない限り位相同期処理を繰り返す。

【0086】位相同期処理の流れは、図17に示すように、ステップS81でプローブ1からのスキナの位置データ $V_{pos}$ をコンパレータ74に輸入し、ステップS82で $V_{pos}$ と $V_{ref}$ を比較して、 $V_{pos} > V_{ref}$ ならばステップS83で“L”を、そうでなければステップS84で“H”を、遅延回路75へ出力する。これをステップS85で時間 $\tau$ だけ遅延させ、位相比較器76へ出力する。ステップS86でこれと分周器79からフィードバックされるHsyncと位相を比較し、位相の進み遅れをステップS87及びステップS88で判断し、進んでいればステップS89で負のパルスを、遅れていればステ



ップS90で正のパルスを、進み遅れなしであればそのまま、積分器77へ出力する。積分器77の出力電圧は、ステップS91で負のパルスを入力した場合は下がり、ステップS92で正のパルスを入力した場合は上がり、それ以外の場合は、一定電圧を、VCO78に出力する。ステップS93において、VCO78は積分器77の出力電圧の変動に応じ、積分器77の出力電圧が下れば、出力パルスの周波数を下げ、積分器77の出力電圧が上がれば、出力パルスの周波数を上げ、積分器77の出力電圧が一定であれば、出力パルスの周波数を維持し、分周器79に入力する。

【0087】そして、ステップS94において、分周器79で最適な周波数に分周し、さらに反転、duty交換を行い、新たにHsyncとして位相比較器76に出力してフィードバックすることを繰り返す。

【0088】次に、プローブ1の先端部200について図18ないし図21を参照して説明する。

【0089】プローブ1の外形状は、図18に示すように、円柱状に構成されている。プローブ1の外側は、チューブ224と、その内部に納められたコイルパイプ225によつて構成されている。また、コイルパイプ225の内部には、光ファイバ217と、電気ケーブル218とが通っている。先端部には、コイルパイプ止め226があり、コイルパイプ225の先端部が接着されている。また、コイルパイプ止め226の内側は、図の網掛け部のように絶縁物質244で満たされている。また、コイルパイプ止め226にはガイドパイプ227が接着されており、チューブ224は、図のように糸巻き接着228によつて、これらに固定されている。

【0090】スキャンニングミラー232の構造、製作方法は後述する。スキャンニングミラー232は、図のようにカバーガラス240、レンズ237を介して図の位置に配置されており、配線233、基板234、フレキシブル基板235、電気ケーブル218および信号線1aを介して、制御装置2内の制御回路9と電気的に接続されている。なお、電気ケーブル218からフレキシブル基板255へ延びる導電性の電線は、図のように絶縁チューブ236で覆われている。

【0091】また、スキャンニングミラー232は、ミラーガラス台231、間隔管230、光ファイバ217の先端部を固定的に保持するフェルール229に固定されている。ただし、スキャンニングミラー232と、光ファイバ217と一体的に研磨され、テーパ形状をなすフェルール229の先端は、接触せず、わずかに隙間がある。

【0092】また、レンズ237はレンズ枠238に接着固定されており、間隔管239を介してミラー台231に固定されている。さらに、レンズ枠238はガイドパイプ227にも固定されている。さらに、レンズ枠238はガイドパイプ227にも固定されている。間隔管

239は、図18(b)に示すように、A-A線断面構造となっている。

【0093】また、レンズ237は、中心部付近にミラー蒸着部245が設けられている。

【0094】先端カバー241は、間隔管242を介してレンズ枠238に固定されており、さらに先端カバー241は、ガイドパイプ227にも接着固定されている。先端カバー241には、カバーガラス240が固定されている。さらに、電気ケーブル218には、信号線1aを介して制御装置2のグランドGNDに接続されているGND線があり、このGND線と、プローブ1の先端部を構成する導電性のコイルパイプ225、コイルパイプ止め226、フレキシブル基板235、基板234、間隔管230、間隔管239、レンズ枠238、先端カバー241、および間隔管242が、各々の接触部分で溶接されており、これらすべてが電気的に導通している。また、チューブ224と先端カバー241との隙間は、接着剤243が充填されている。

【0095】スキャンニングミラー232は、図19に示すように、シリコン基板250にエッチングを行い、凹部251を形成させている。また、裏面からもエッチングされて、凹部248、貫通孔247を形成している。プレート252はシリコン基板上に接着され、基板上の酸化物層によつてシリコン基板250と絶縁されている。さらに適切にマスクした後プレート252の上面に窒化膜253を設け、これをミラー部249に必要な部分を残してエッチングする。このときのミラー部249を上面から見た図を図20に示す。図の網掛け部は窒化膜を設けなかった部分である。

【0096】さらに、図21に示すように、その上に導電層を形成し、スキャンミラーの電極254a、254b、254c、254dと、ミラー249と、配線253a、253b、253c、253dとを製作する。この電極254a、254bはミラーの役割も兼ねる。ここで適切にエッチングを行うことにより、窒化膜に覆われていない部分を取り除く。このとき、ヒンジ部256、257の両側からアンダーエッチされることにより、窒化膜部分のみが残り、図21に示すように、この部分を軸にして中心部255が回転できるようになる。上記電極254a、254bに互いに位相が反転する正弦波を印加することで、くぼみ部248に形成されるGND部とでキャパシタを形成し、ミラー部249がX方向に静電気で共振駆動する。ここで発生する静電容量を、電気ケーブル218、信号線1aを介して制御装置2内の位置検出回路72に伝送し、静電容量の変化に応じて図13(a)に示すスキャナの位置データを生成する。また、中心部255の中心には中心穴246が設けられている。また、電極253a、253b、253c、253dは、前述した電気ケーブル218、信号線1aを介して制御装置2のコネクタ11に接続されてい

る。

【0097】次に、共焦点光走査ブロープ装置の光学系の動作を説明する。LD15からのレーザ光は、コネクタ17、光ファイバ3a、コネクタ12、光ファイバ8e、端部8a、ファイバカブラ8、端部8c、光ファイバ8g、コネクタ6、光ファイバ1bを介して光ファイバ217のコアに供給される。この光ファイバ217のコアからの光は、シリコンミラー250の貫通穴247、ミラー部249の中心穴246を通つて、レンズ237へ向かう。この光は、レンズ237表面のミラー蒸着245によつて反射され、広がりながらスキャンニングミラー232のミラー部249へ向かい、これにより反射される。続いて、この光は、レンズ237で集光され、カバーガラス240を通過して、焦点を結ぶ。この焦点からの反射光は入射光と同じ光路を逆方向に通り、再び、光ファイバ217のコアで焦点を結び、これに入射される。このとき、焦点259以外からの反射光は、入射光と同じ光路を通ることができず、光ファイバ217のコアが小さいピンホールの働きをし、共焦点顕微鏡と同等の解像度を持つようになる。

【0098】なお、本実施の形態では、X方向の画像は正弦波の立上り時のみ表示することとしているが、正弦波の立上りおよび立下りの両方で表示するようにしてもよい。

【0099】また、本実施の形態の光ファイバは、シングルモードファイバ、マルチモードファイバ、あるいはその他共焦点効果を発揮できる光ファイバであればいずれでもよい。

【0100】また、本実施の形態では、スキャナを駆動する静電容量をもとにスキャナの位置検出を行って位相同期しているが、スキャナであるミラー部の、モニタでの表示画像の右端に対応する位置に、超小型の受光素子を設け、スキャンングによりレーザ光がこの受光素子に当たったタイミングにより位相を同期させてもよい。

【0101】また、本実施の形態では、共振駆動による駆動波形に対するサンプリングパルスの位相を予め90°ずらした状態で同期させているが、位相が90°ずれるまでの外部クロックのパルス数をあらかじめハードディスクに記憶させておき、外部クロックのパルス数をカウントするカウンタを画像化装置内に設け、そのパルス数に達した時点からサンプリングを開始するように制御してもよい。

【0102】また、本実施の形態では、AGCをスキャンが終了するまでON状態としているが、AGCを必要となし、画像化装置に接続可能なキーボードやマウス等の外部入力装置により、AGCをONにし、必要ないときはAGCをOFFにするようにしてもよい。

【0103】また、本実施の形態では、ライン補間におけるライン数の間引きとコピーの倍数をあらかじめハードディスクに記憶させているが、必要に応じて画像化装

置に接続可能なキーボードやマウス等の外部入力装置により、ライン数の間引きとコピーの倍数を変更できるようにしてもよい。

【0104】また、本実施の形態では、制御装置と画像化装置が別々に構成されているが、これらを統合して一体化した構成としてもよい。さらに、光学ユニットも合わせて一体的に構成してもよい。また、制御装置、画像化装置、および光学ユニットのうちの少なくとも2つを一体化した構成にしてもよい。

10 【0105】また、本スキャナは、正弦波の立ち上がりとしち下がりの特性の違い（ヒステリシス）を考慮して、図24（a）に示すように、図の左から右へ向かう実線の矢印、すなわち正弦波の立ち上がり時のみの画像を表示しているが、立ち下がり時のみ（すなわち図24（a）の点線の矢印）の画像を表示するようにしてもよい。あるいは、ヒステリシス特性を補正する図示しないヒステリシス特性補正手段を画像化装置4内に設け、正弦波の立ち上がり及び立ち下がりの両方を表示するようにしてもよい。

20 【0106】〔第2の実施の形態〕図22及び図23は本発明の第2の実施の形態に係わり、図22は共焦点光走査ブロープ装置のブロープの先端部の構成例を説明するために示す断面図、図23は図22のブロープの先端部の構成例を説明するための要部斜視図である。

【0107】ブロープ1Aの先端部300は、光走査手段としての走査ユニット305と、先端カバーユニット306と、光学枠307とを備えている。光学枠307はブロープ1Aのアウターチューブ308の先端部に固定されている。

30 【0108】走査ユニット305は、光学枠307に固定されたベース309を有している。ベース309は、容易に動かないように、後述するレンズ枠314や合焦手段としての対物レンズ315よりも重量が重く設定されている。

【0109】ベース309には光ファイバ302の先端部が固定されてる。

【0110】ベース309の両側には、薄板310が接着されている。薄板310には、厚み後方に分極された圧電素子304が接着されている。圧電素子304には、圧電素子304を駆動するための電気ケーブル303が接続されている。この電気ケーブル303は、ブロープ1Aの先端部300の内部を通つて、図2の信号線1aと接続され、コネクタ11を介して制御装置2に接続されている。

【0111】薄板310の先端部は中間部材311に固定されている。中間部材311には2枚の平行な薄板312a、312bが固定されている。薄板312a、312bには圧電素子313a、313bが接着されている。

50 【0112】薄板312a、312bの先端にはレンズ

棒314が固定され、このレンズ棒314には対物レンズ315と光ファイバ302の先端部を固定的に保持するフェルール316が固定されている。なお、光ファイバ302は、フェルール316に固定された後、プローブ1Aの先端部300がフェルール316と一体的に研磨され、さらに反射防止膜が設けられる。また、圧電素子313a、313bは、電気ケーブル303を介して図2の信号線1aに接続され、コネクタ11を介して制御回路15と接続されている。

【0113】また、小型の変位センサ350がレンズ棒314に接着固定されており、電気ケーブル80、信号線1a-2を介して、制御装置2と電氣的に接続されている。変位センサ350は、スキヤナのX方向の位置を、モニタ5における表示画像の左端を基準とし、最も遠い位置、すなわち表示画像の右端における位置のときに最大となるような電圧を出力して、制御装置2内の制御回路15へ伝送する。

【0114】先端カバーユニット306は、カバーホルダ317と、カバーホルダ317に固定されたカバーガラス318とからなり、カバーホルダ317は光学棒307の先端部に固定されている。

【0115】このような構造にしたことにより、プローブ1Aの先端部300は密閉される。

【0116】このようなプローブ1Aを使用した共焦点光走査プローブ装置の動作について図1ないし図7、および図22、図23を参照して説明する。

【0117】LD15からのレーザ光は、コネクタ17、光ファイバ3a、コネクタ12、光ファイバ8e、端部8a、ファイバカブラ8、端部8c、光ファイバ8g、コネクタ11、光ファイバ1bを介してプローブ1Aの先端部300に伝送され、プローブ1Aの先端部300の先端面から対物レンズ315に向けて出射される。

【0118】この場合、光ファイバ302の先端部はフェルール316に固定されて一体的に研磨されているとともに、研磨された端面に反射防止膜が設けられているため、光ファイバ302の端面での反射光はきわめて小さく抑えられる。

【0119】電気ケーブル303には信号線1aを介して制御装置2のグラウンドと接続したグラウンド線があり、そのグラウンド線と、プローブ1Aの先端部300内の導電部である光学棒307、ベース309、およびカバーホルダ317が、各々の接触部分で溶接されており、これらすべてが電氣的に導通している。

【0120】光ファイバ302の端面のコア321から発せられた光は、対物レンズ315で集光され、カバーガラス318を透過して、観察対象物322の内部で焦点323を結ぶ。

【0121】この焦点323以外から反射光は、入射光と同じ光路を逆方向に通り、再び光ファイバ302の

コア321にほとんど入射できない。このコア321が小さいピンホールの働きをなし、共焦点顕微鏡と同等の解像度を持つようになる。この状態で制御装置2内の制御回路9を動作させると制御回路9からの駆動信号は、信号線9b、コネクタ11、信号線1a、電気ケーブル303を介して、圧電素子304と、圧電素子313a、313bに伝送される。これにより、圧電素子304と、圧電素子313a、313bは、電圧に応じて伸縮する。すると、圧電素子304は薄板310に、圧電素子313a、313bは薄板312a、312bにそれぞれ張られているために、薄板310と、薄板312a、312bを曲げるように動作する。

【0122】また、薄板310と、薄板312a、312bとは、スキヤニングにより互いに干渉してしまうのを防ぐために、長手方向に長さが異なる構成となっている。

【0123】具体的には、圧電素子313a、313bに位相が互いに反転した正弦波を加えると、レンズ棒314が振動する。これによつて、対物レンズ315、光ファイバ302の先端部とが移動して、レーザ光の焦点323の位置がX方向(図22参照)にスキャンされる。この場合、このスキヤナ系の共振周波数で駆動すると、大きな変位が得られる。

【0124】一方、制御回路15によつて圧電素子304を伸縮させると、レーザ光の焦点323の位置がX方向と垂直なY方向にスキャンされる。この場合、Y方向の振動の周波数をX方向のスキャン周波数よりも十分に遅くすることによつて、焦点323はラスタ走査される。これに伴つて、走査面324の各点の反射光が光ファイバ302によつて伝送されることになる。

【0125】このようなプローブ1Aを上記第1の実施の形態に代えて使用することにより、共焦点光走査プローブ装置を得ることができる。

【0126】(付記)

1. 駆動位置情報を出力できるスキヤナを有するプローブと、前記スキヤナを駆動する制御装置と、被検部に光を照射する光源と、前記光源からの光をプローブ先端に導くための光ファイバと、前記光ファイバからの光を前記被検部に合焦させ前記被検部からの光を前記光ファイバ端面に集光させる合焦手段と、前記被検部からの戻り光の少なくとも一部を前記光源から戻り光の光路から分離する分離手段と、前記分離された光を検出する検出器と、前記検出器からの信号をラインごとに画像化し表示手段に画像を表示する画像化装置とを有する共焦点光走査プローブ装置において、前記制御装置は駆動信号と前記ラインとの位相を同期させる位相同期回路を有し、前記スキヤナは前記スキヤナの位置を検出する位置検出手段を有し、前記位相同期回路は、前記位置検出手段からの位置情報を電圧に変換する位置検出回路と、前記位置検出回路の出力とある所定の電圧値とを比較して出

力するコンパレータと前記コンパレータの出力をある所定の時間だけ遅延させる遅延回路と、前記遅延回路の出力と水平同期信号の位相を比較して位相ずれ分を出力する位相比較器と、前記位相比較器の出力を積分する積分器と、前記積分器の出力電圧に応じた周波数のパルスを出力する電圧制御発振器と、前記電圧制御発振器の出力を分周し、なおかつ前記位相比較器にフィードバックさせる分周器を有することを特徴とする共焦点光走査プローブ装置

（付記項1の背景及び目的）前記先行技術において、クローズドループ制御方式によりスキャナ位置を独立に監視できることを示している。ただし、クローズドループの回路構成についてはスキャナの位置を検出する変位検出器と、駆動波形と変位検出器の出力との位相を比較する位相比較器のみであり、位相比較器以降の処理方法については述べられていない。

【0127】付記項1では、安定した画像を表示することのできる共焦点光走査プローブ装置を提供することを目的とする。

【0128】2. スキャナを有するプローブと、前記スキャナを駆動する制御装置と、被検部に光を照射する光源と、前記光源からの光をプローブ先端に導くための光ファイバと、前記光ファイバからの光を被検部に合焦させ被検部からの光を前記光ファイバ端面に集光させる合焦手段と、前記被検部からの戻り光の少なくとも一部を光源からの光の光路から分離する分離手段と、前記分離された光を検出する検出器と、前記検出器からの信号を画像化し表示手段に画像を表示する画像化装置とを有する共焦点光走査プローブ装置において、前記画像化装置は前記検出器の感度を最適値に制御する輝度値制御手段を有し、前記輝度値制御手段は、前記画像化装置で画像化される画像データから最大輝度値および最小輝度値を算出する輝度値算出手段と、前記最大輝度値および前記最小輝度値になるように前記検出器の感度を制御する検出器制御手段を有し、前記検出器制御手段は前記検出器の感度が前記最大輝度値以下になるように制御した後、前記検出器の感度が前記最小輝度値以上になるように制御することを特徴とする共焦点光走査プローブ装置

（付記項2の背景及び目的）前記先行技術では、検出器の感度を自動調整するという記載はなく、最適な感度調整を行うにはかなりの熟練を要していた。

【0129】付記項2では、画像を自動最適化することのできる共焦点光走査プローブ装置を提供することを目的とする。

【0130】3. スキャナを有するプローブと、前記スキャナを駆動する制御装置と、被検部に光を照射する光源と、前記光源からの光をプローブ先端に導くための光ファイバと、前記光ファイバからの光を被検部に合焦させ被検部からの光を前記光ファイバ端面に集光させる合

焦手段と、前記被検部からの戻り光の少なくとも一部を光源からの光の光路から分離する分離手段と、前記分離された光を検出する検出器と、前記検出器からの信号を画像化し表示手段に画像を表示する画像化装置とを有する共焦点光走査プローブ装置において、前記画像化装置は、前記画像をラインデータとして蓄積するフレームメモリと、前記フレームメモリに蓄積されたラインデータを補間するライン補間手段を有し、前記補間手段は、前記フレームメモリからラインデータを整数分の1の割合で間引いて読み出す間引き手段と、前記間引き手段で読み出されたラインデータを複数倍にコピーするコピー手段を有し、前記フレームメモリに蓄積されるラインデータのライン数と、前記コピー手段によりコピーされた後のラインデータのライン数は同数であることを特徴とする共焦点光走査プローブ装置

（付記項3の背景及び目的）前記先行技術では、走査される画像のライン補間についての記載はなく、走査されるすべてのラインを表示する必要があるため、表示速度が非常に遅かった。また表示速度が遅いことで、ぶれの多い画像になることがあった。

【0131】付記項3では、フレームレートを向上させることのできる共焦点光走査プローブ装置を提供することを目的とする。

【0132】4. スキャナを有するプローブと、前記スキャナを駆動する制御装置と、被検部に光を照射する光源と、前記光源からの光をプローブ先端に導くための光ファイバと、前記光ファイバからの光を被検部に合焦させ被検部からの光を前記光ファイバ端面に集光させる合焦手段と、前記被検部からの戻り光の少なくとも一部を光源からの光の光路から分離する分離手段と、前記分離された光を検出する検出器と、前記検出器からの信号をA/D変換して画像化し表示手段に画像を表示する画像化装置とを有する共焦点光走査プローブ装置において、前記画像化装置は、非線形駆動波形に対して前記A/D変換のサンプリングパルスの位相を調整して画像を表示する表示タイミング手段を有し、前記表示タイミング手段は、前記非線形駆動波形に対して、前記サンプリングパルスの位相を90°ずらして発生させる。

【0133】ことを特徴とする共焦点光走査プローブ装置。

【0134】（付記項4の背景及び目的）前記先行技術では、共振駆動に対する実際のスキャナ位置についての考慮がなく、図24に示すように、表示画像の各ラインの開始位置が左端（図24（a））ではなく、中央に位置する（図24（b））ことがあった。

【0135】付記項4では、表示画像の位相補正を行うことのできる共焦点光走査プローブ装置を提供することを目的とする。

【0136】

【発明の効果】以上説明したように本発明によれば、非

線形駆動波形に対し非等間隔パルスで画像をサンプリングすることで、画像歪みのない画像を得ることができるという効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る共焦点光走査プローブ装置の概略構成を示すブロック図

【図2】図1の共焦点光走査プローブ装置の構成を示すブロック図

【図3】図2の光学ユニットの構成を示すブロック図

【図4】図3の画像化装置の構成を示すブロック図

【図5】図4の画像化装置による画像歪み補正の方法説明する説明図

【図6】図4の画像化装置によるライン補間処理の流れを示す第1のフローチャート

【図7】図4の画像化装置によるライン補間処理の流れを示す第2のフローチャート

【図8】図4の画像化装置による自動輝度値調整AGC)処理の流れを示す第1のフローチャート

【図9】図4の画像化装置による自動輝度値調整AGC)処理の流れを示す第2のフローチャート

【図10】図4の画像化装置による自動輝度値調整AGC)処理の流れを示す第3のフローチャート

【図11】図4の画像化装置による自動輝度値調整AGC)処理の流れを示す第4のフローチャート

【図12】図2の制御装置内の制御回路の構成を示すブロック図

【図13】図12の制御回路の作用を説明する第1のタイミングチャート

【図14】図12の制御回路の作用を説明する第2のタイミングチャート

【図15】図12の制御回路の作用を説明する第3のタイミングチャート

【図16】図12の制御回路の作用を説明する第1のフローチャート

【図17】図12の制御回路の作用を説明する第2のフ\*

\*ローチャート

【図18】図1のプローブの先端部を示す断面図

【図19】図1のプローブのスキナの構造を示す断面図

【図20】図19のスキナの構造を示す平面図

【図21】図19のスキナの詳細構造を示す平面図

【図22】本発明の第2の実施の形態に係る共焦点光走査プローブ装置のプローブの先端部の構成例を説明するために示す断面図

【図23】図22のプローブの先端部の構成例を説明するための要部斜視図

【図24】従来技術の問題点を説明する図

【図25】従来の共振駆動によるラスタスキャンでの等間隔パルスによってサンプリングを説明する図

【符号の説明】

1, 1A… プローブ

2… 制御装置

3… 光学ユニット

4… 画像化装置

5… モニタ

7… 外部クロック発生器

8… 4端子カブラ

9… 制御回路

11, 13, 17, 18, 19… コネクタ

15… LD

16… PMTユニット

40… A/Dコンバータ

41… フレームメモリ

42… メインメモリ

43… CPU

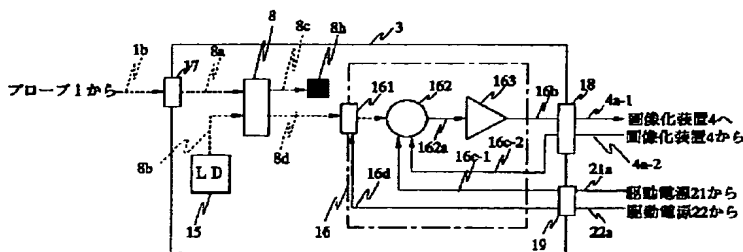
45… アドレスバス

46… データバス

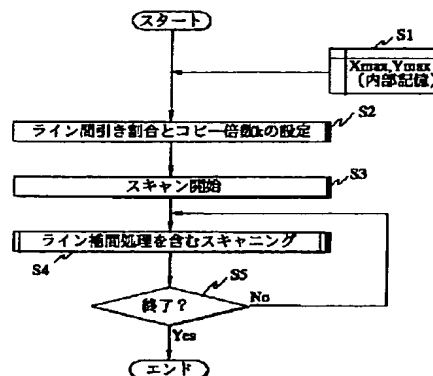
47… I/Oポート

200, 300… 先端部

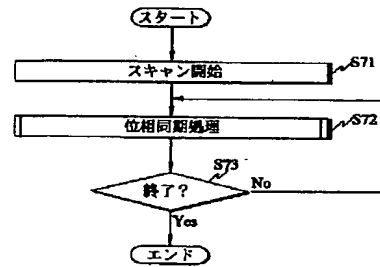
【図3】



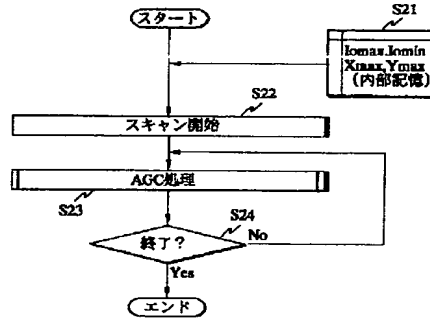
【図6】



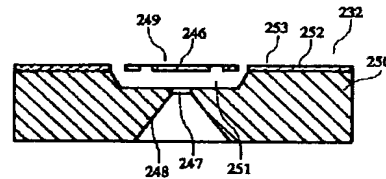
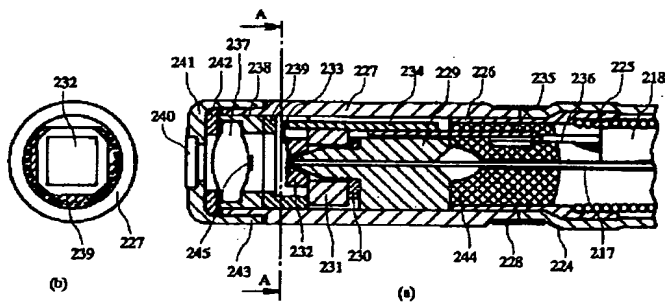
【圖 16】



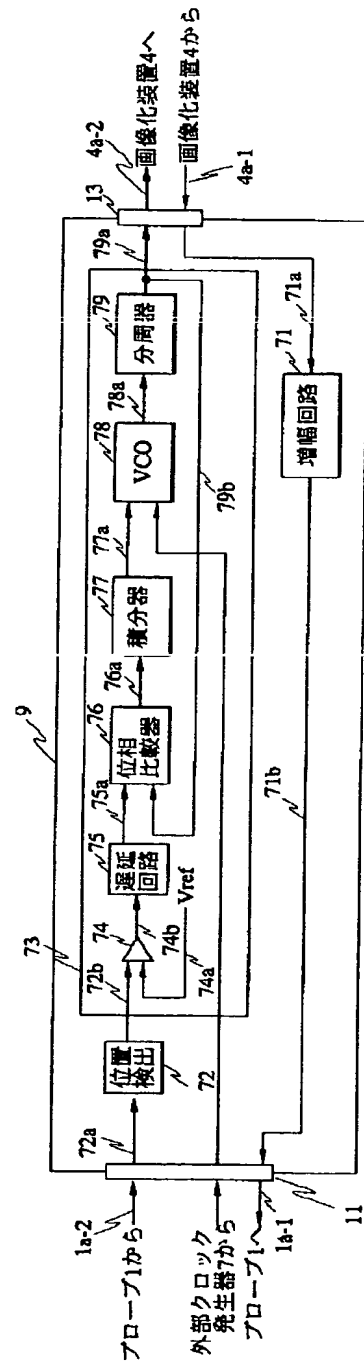
【圖 8】



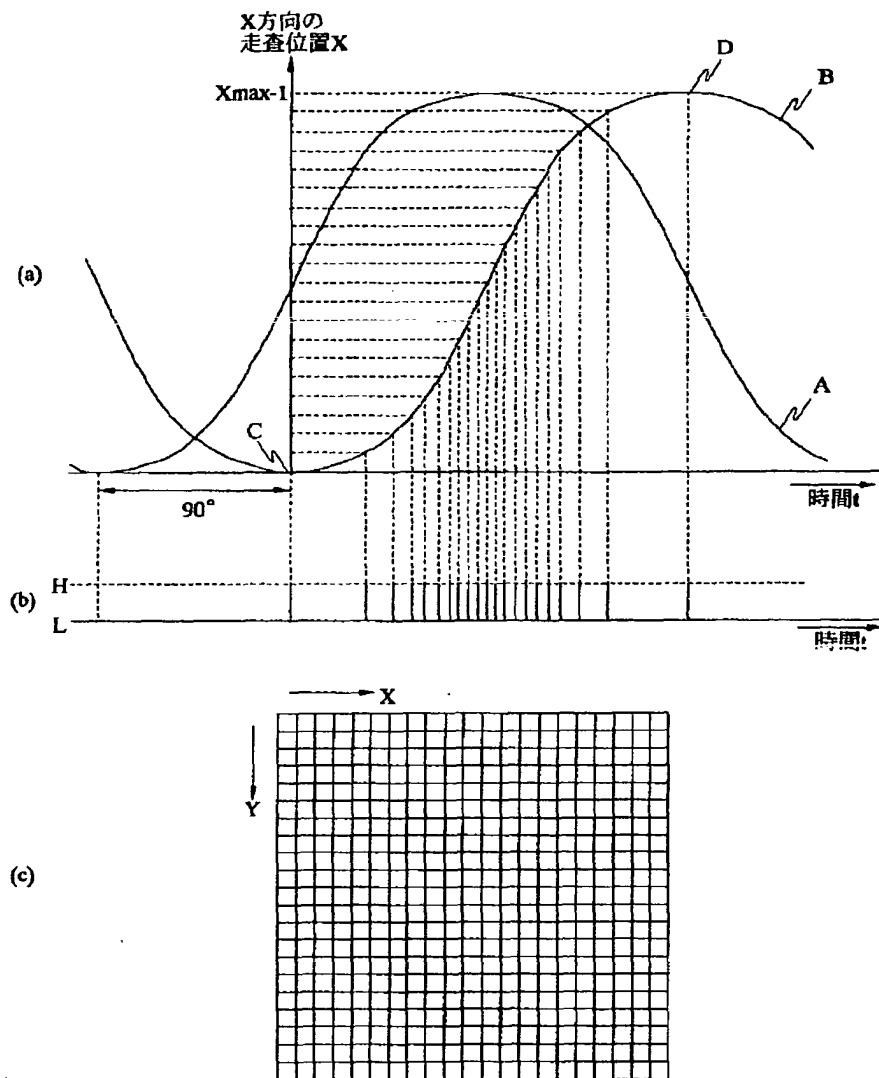
【圖 18】



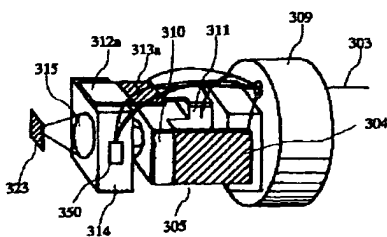
【圖 12】



【図5】

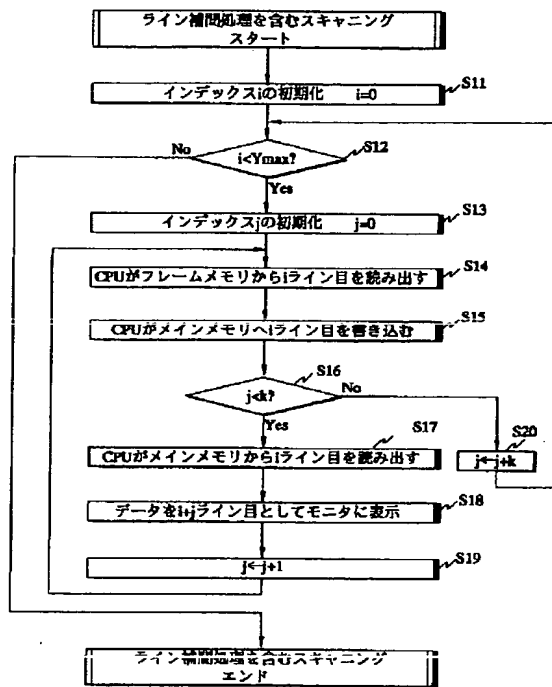


【図23】

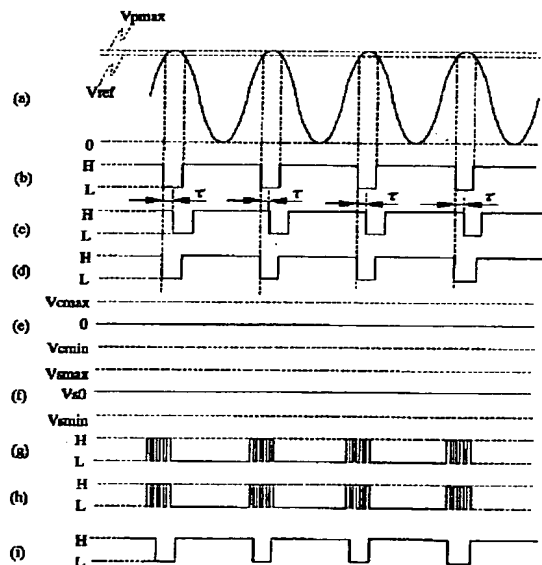




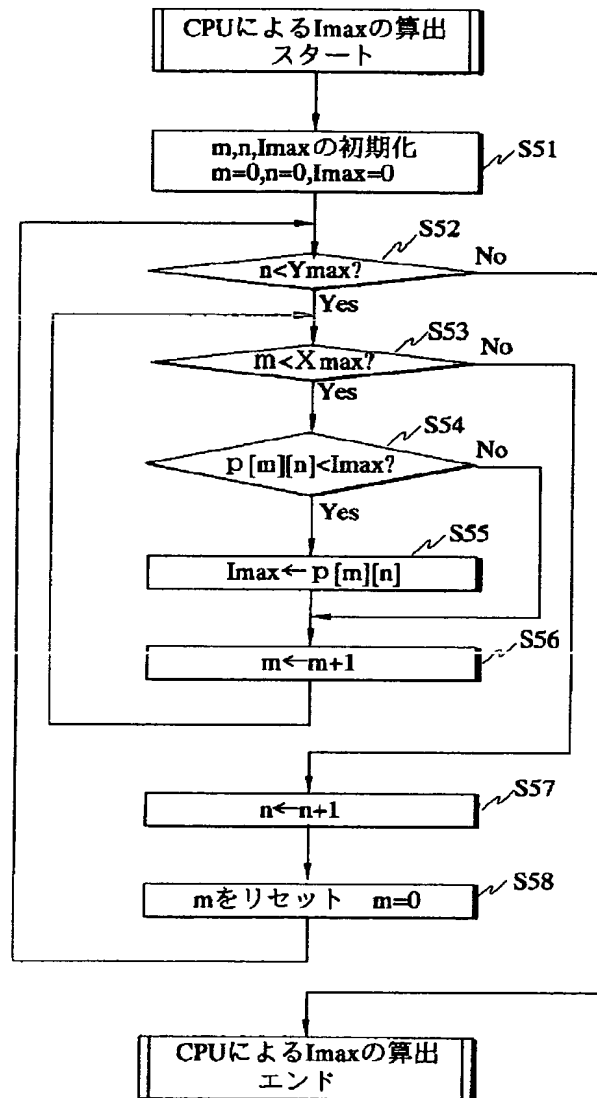
【図7】



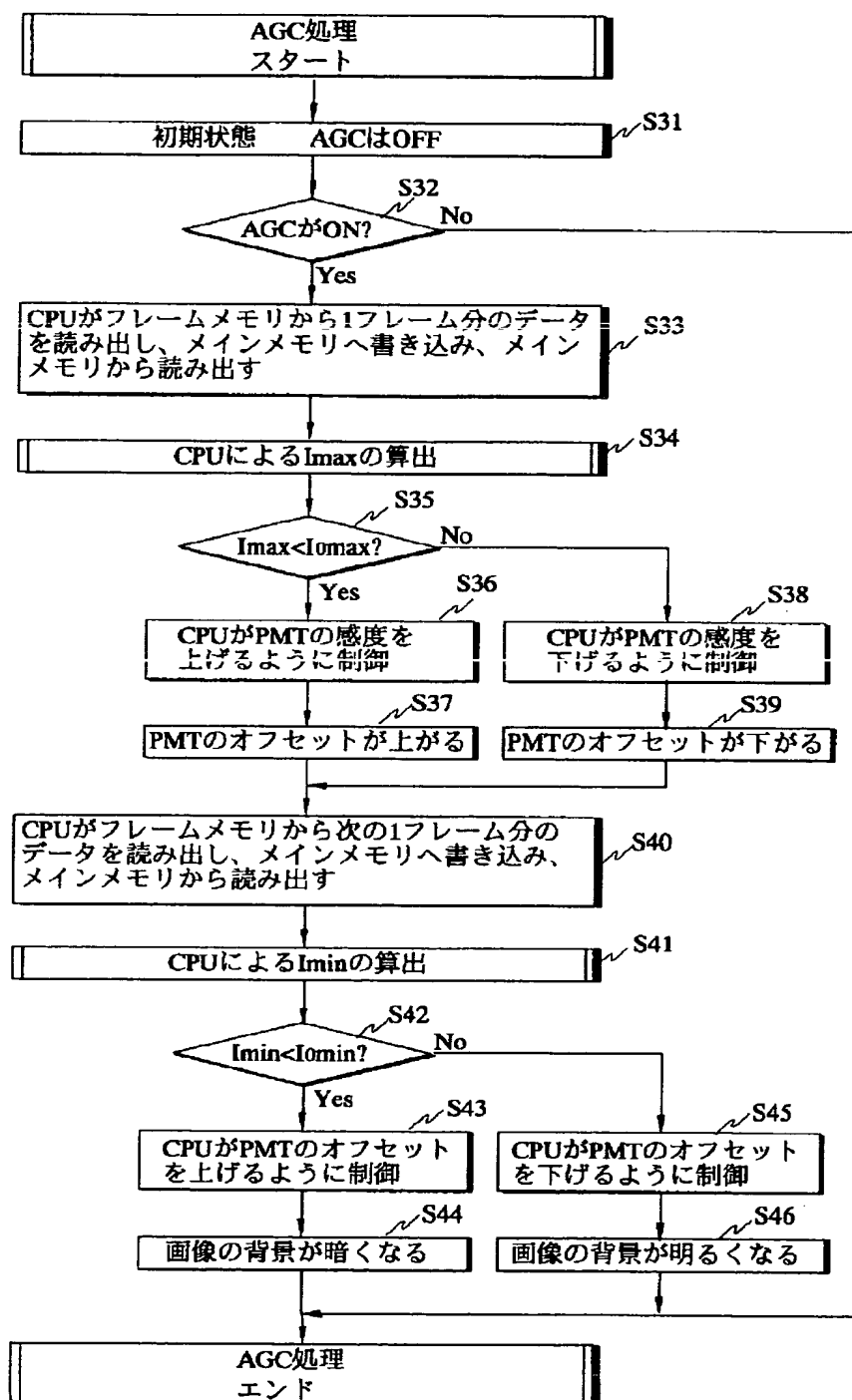
【図13】



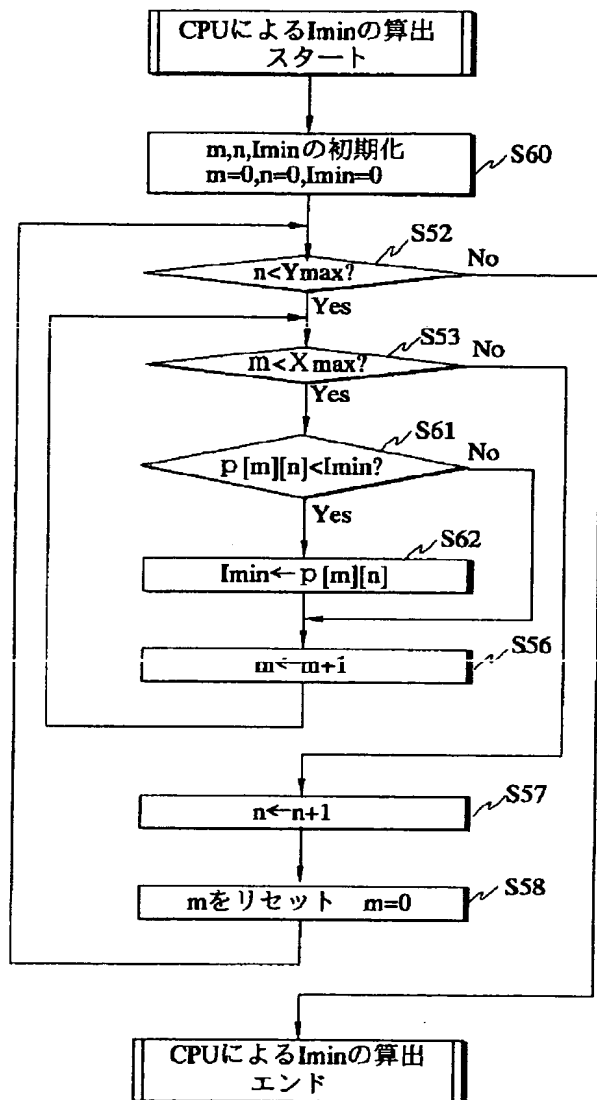
【図10】



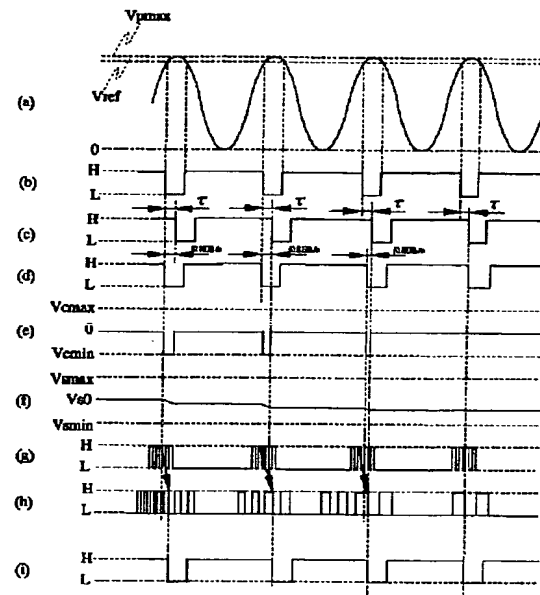
【図9】



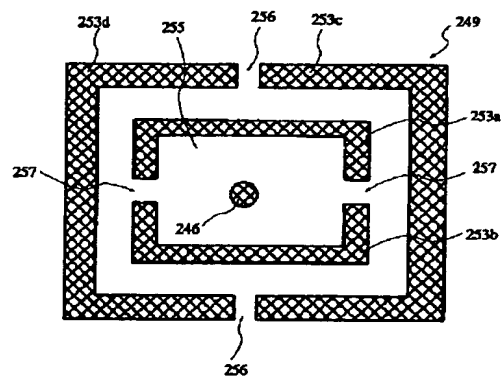
【図11】



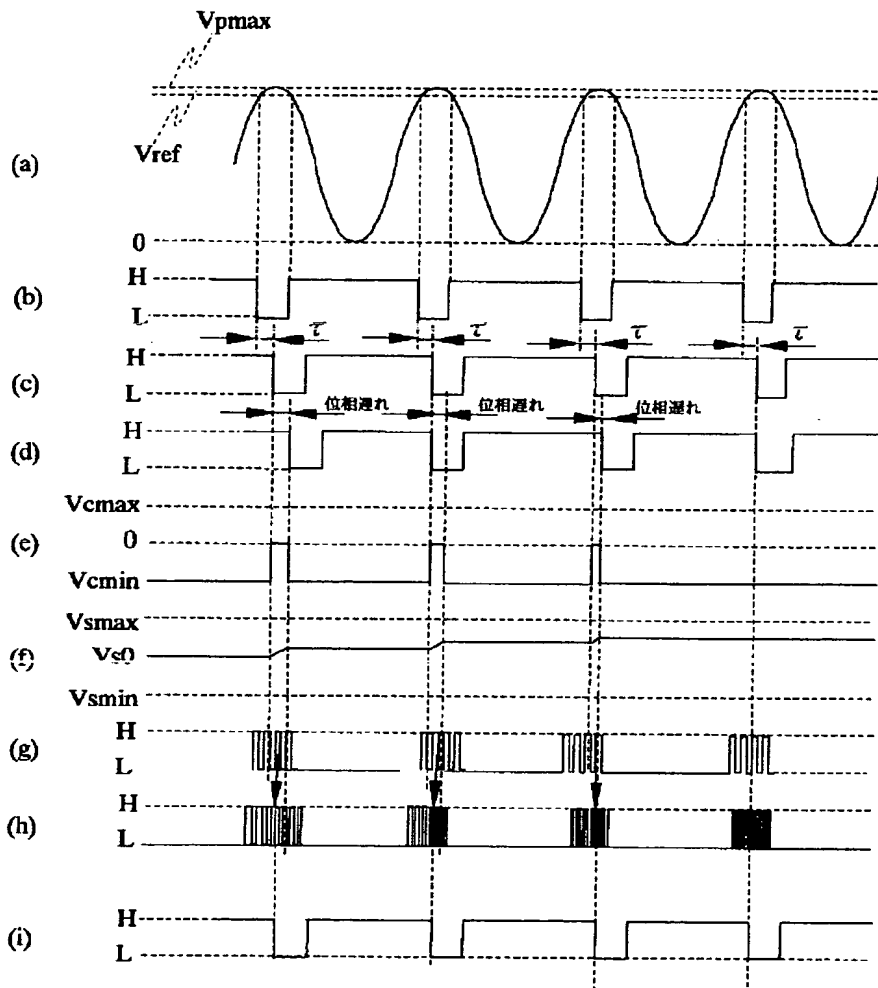
【図14】



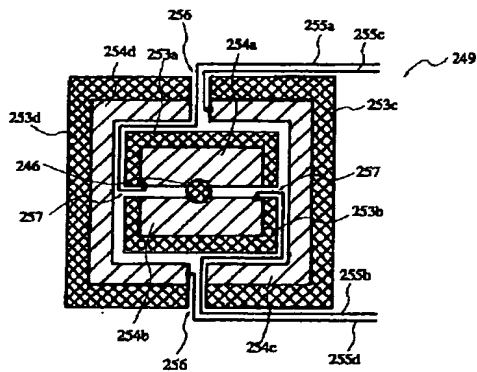
【図20】



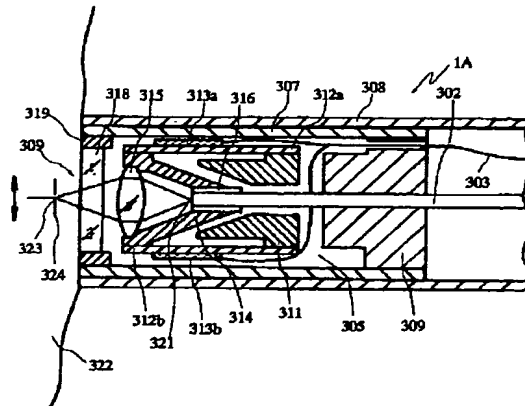
【図15】



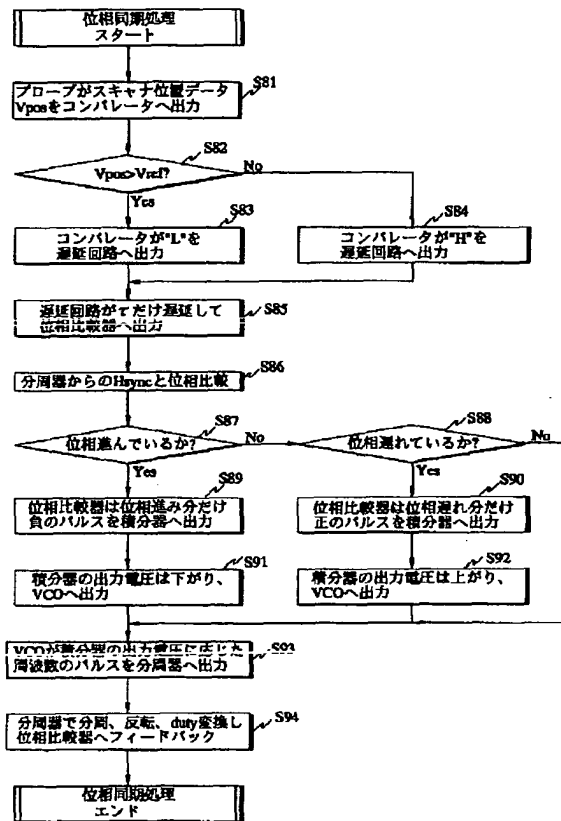
【図21】



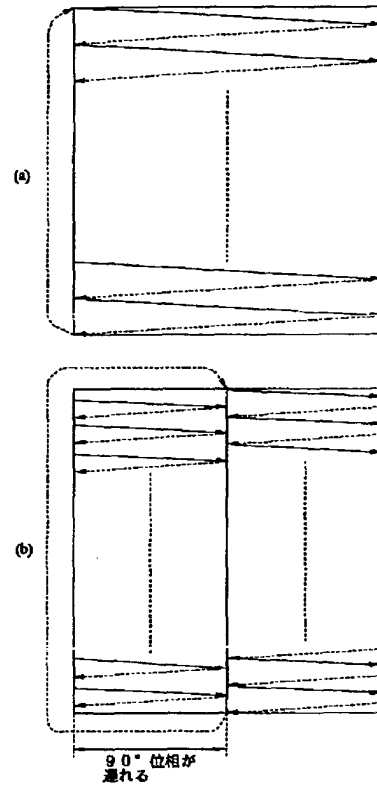
【図22】



【図17】



【図24】



【図25】

